

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-091377

(43)Date of publication of application : 11.04.1989

(51)Int.CI.

G11B 20/18

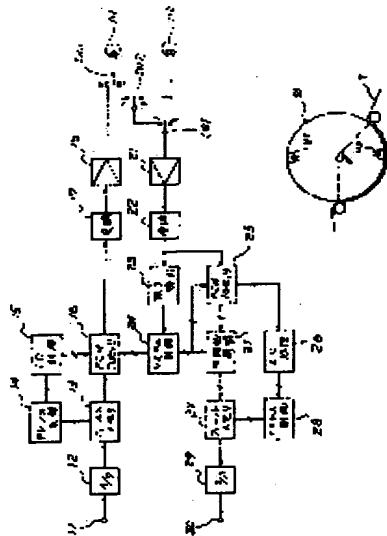
(21)Application number : 62-249498

(71)Applicant : CANON INC

(22)Date of filing : 01.10.1987

(72)Inventor : MASUI TOSHIYUKI
YOSHIMURA KATSUJI
KOZUKI SUSUMU

(54) DATA REPRODUCING DEVICE



(57)Abstract:

PURPOSE: To remarkably shorten a reproducing time by executing complementary data interpolation among respective reproduced data reproduced in a tape-shaped recording medium in which data corresponding to the same information is recorded over plural tracks in case said each reproduced data is unable of being corrected for the error.
CONSTITUTION: One-field-quantity of digital video data outputted from an A/D converter 12 is written in a field memory 13 corresponding to an operation through operational members, and this one-field-quantity of video data is recorded over many tracks. In case the recording is executed with H1, a drum 50 is rotated by an angle θ , then, during the subsequent rotation of the drum 50 for $(180 - \theta)$, the data is reproduced by a head H2. This reproduced output is inputted to a demodulator 22, then an error detecting circuit 23 detects the number of pieces of data errors and their generation patterns. In the event of an error, whether or not an error correction is possible is judged, and in case the correction is possible, the drum 50 is returned, the data is updated to correct data, and

the following recording action is started. In such a way, the reliability of reproduced data can be improved.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報 (A)

平1-91377

⑬ Int. Cl. 4

G 11 B 20/18

識別記号

301

庁内整理番号

Z-6733-5D

⑭ 公開 平成1年(1989)4月11日

審査請求 未請求 発明の数 1 (全8頁)

⑮ 発明の名称 データ再生装置

⑯ 特願 昭62-249498

⑰ 出願 昭62(1987)10月1日

⑱ 発明者 増井俊之 神奈川県川崎市高津区下野毛770番地 キヤノン株式会社
玉川事業所内⑲ 発明者 吉村克二 神奈川県川崎市高津区下野毛770番地 キヤノン株式会社
玉川事業所内⑳ 発明者 上月進 神奈川県川崎市高津区下野毛770番地 キヤノン株式会社
玉川事業所内

㉑ 出願人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

㉒ 代理人 弁理士 丸島儀一

明細書

1. 発明の名称

データ再生装置

2. 特許請求の範囲

所定量のデータが記録されているトラックが多数並列して設けられているテープ状記録媒体を所定速度で搬送してデータを再生する装置であって、同一の情報に係るデータが記録されている複数のトラックから順次再生されたデータが夫々誤り訂正不能である時、前記複数のトラックの各再生データ間で相補的にデータ補間を行った後に出力することを特徴とするデータ再生装置。

3. 発明の詳細な説明

<産業上の利用分野>

本発明はデータ再生装置に関し、特に所定量のデータが記録されているトラックが多数並列して設けられているテープ状記録媒体を所定速度で搬送してデータの再生を行う装置に関する。

<従来の技術>

従来デジタルのデータを記録するデータレコーダとしては、フロッピーディスク等のディスク状記録媒体を用いるものと、テープ状記録媒体を用いるものとが従来より提案されている。

ところで、この種のデータレコーダに於ては、記録したデータが欠落してしまうことは致命的な欠陥となる。そのため、データを記録するに際して、記録されたデータの信頼性を保証するために記録されたデータを確認すること、所謂ベリファイ (Verify) が必須である。このベリファイについては、従来のデータレコーダに於て、その記録方式、記録媒体等の条件に適した手法で行われている。

第7図はディスク状記録媒体を用いる一般的なデータレコーダによる記録媒体上の記録軌跡を示す図、第8図は第7図の記録軌跡上のデータ配置を説明するための図である。1はディスク状の記録媒体、2a, 2b, 2c, 2dは夫

々1つのセクタが記録されている記録軌跡を示す。この種のデータレコーダに於ては第8図(a)に示す如きインデックスパルスに応じて第8図(b)に示す如く複数のセクタが記録される。第8図(a)に於てGAPで示す部分はデータの記録されない部分を示す。1つのセクタは第8図(c)に示す如くデータが配置されている。図中DATAは記録しようとする主たるデータ、DATASyncは主たるデータの同期用データ、IDはコントロールデータ等のサブデータ、IDSyncはサブデータの同期用データ、CRCCは周知の巡回符号(以下CRCCと称す)である。

この種のデータレコーダに於てペリフアイは、記録直後に再生を行い再生されたCRCCを用いてデータエラーの発生状況を観察し、データエラーが数多く発生すると判断した場合には、記録媒体1上の同一位置部分に同一データを再度記録するものであった。

他方、テープ状記録媒体を用いるデータレ

録されるが、記録時のデータエラーの発生に伴い、記録が停止されてしまうため、データの伝送ビットレートの平均を小さくせざるを得ず、記録時間が非常に長くなってしまう。また、再生時に於ても誤り訂正不能なデータが発生する毎に、テープを一旦巻戻し、同一トラックのデータを再生するので、再生に極めて長時間を要する。この様に記録再生に長時間を要するということはデータレコーダとしての使用価値を著しく低下させ、テープ状記録媒体を用いるデータレコーダにとってその普及の妨げになっていた。

<問題点を解決するための手段>

かかる目的下に於て、本発明によるデータ再生装置は、所定量のデータが記録されているトラックが多段並列して設けられているテープ状記録媒体を所定速度で搬送してデータを再生する装置において、同一の情報に係るデータが記録されている複数のトラックから順次再生されたデータが夫々誤り訂正不能である時、前記複

コーダに於ては、第9図に示す如く、テープ3の搬送方向(矢印4に示す)に対して上流に位置する記録ヘッド5と下流に位置するペリファイ用ヘッド6を設け、記録ヘッド5で記録したデータの誤り発生状況をペリファイ用ヘッド6で再生されたCRCCまたはパリティチェックコードを用いて観察する。そして、データエラーが数多く発生する場合には、テープ3の搬送を停止し、データの記録を中断していた。

また、データの再生時に於ては、誤り訂正不能なデータが発生すると、テープ3を巻戻し、同一のトラックについて誤り訂正が可能になるまでくり返し再生を行い再生されるデータの信頼性を高めることができていた。

<発明が解決しようとする問題点>

しかし、上述のディスク状記録媒体を用いるデータレコーダに於ては記録できるデータ量が限られており、膨大な量のデータを記憶するには適していない。一方テープ状記録媒体を用いるデータレコーダには比較的大量のデータが記

数のトラックの各再生データ間で相補的にデータ補間を行った後に出力する構成としている。

<作用>

上述の如く構成することにより、複数のトラックに亘って同一情報に係るデータが記録されている場合、全てのトラックについて再生データの誤り訂正が不能であっても、高い確率で相補的データ補間により、エラーデータをなくすことが可能で、再生に要する時間を著しく短縮することができる。

<実施例>

以下、本発明の実施例について説明する。

第2図は本発明の一実施例のデータ記録再生装置の概略構成を示す図であり、図中1-1は不図示のカメラ等より得られるアナログビデオ信号が入力される端子であり、本実施例のデータレコーダではこのアナログビデオ信号をデジタルデータ化して記録再生するものとする。1-2は端子1-1に入力されたアナログビデオ信号をデジタル化するアナログ-デジタル

(A/D) 変換器、13はデジタル化されたビデオ信号の1フレーム分を記憶可能なフレームメモリ、14はフレームメモリ13の書き込み及び読み出しあдресを制御するアドレス制御回路、15は制御データや文字データ等ビデオデータ以外のデータ（以下IDと称す）を形成し、出力するID処理回路、16はビデオデータ及びIDに対しインターリープ処理、誤り検出コード及び誤り訂正コード等の冗長コードの付加等を行った後PCMデータとして出力するPCMプロセッサ、17はPCMデータをPCMプロセッサ16の出力するPCMデータをデジタル変調する変調器、18は記録アンプである。

また、SW1、SW2、SW3は夫々切換スイッチであり、21は再生アンプ、22は変調器17に対応する復調器、23は復調器22を経て得たPCMデータ中の誤り検出コード及び誤り訂正コードを用いてデータ誤りの発生数及び発生パターン等を検出する誤り検出回路、

PTはシリンダ50に対して180°未満の角度(θ°)の角範囲に亘って巻き取られている。ヘッドH1はデータ記録再生用、ヘッドH2はデータ再生用に用いられ、第3図(A)に示す如くヘッドH1とヘッドH2とは同一のアジャマスを有し、回転軸線方向について所定の距離xだけ異なる回転面上を回転する。この距離xは、ヘッドH1のみによって記録を行いかつトラックの長さが記録トラックピッチに対して充分小さいとすれば記録トラックピッチの1/2とする。これによってヘッドH1、H2は第4図t1、t2で示す如きトレース軌跡の中心線をとり、ヘッドH1のトレース軌跡をヘッドH2が追跡する様にトレースすることになる。

以上上述の如き構成のデータレコーダに於ける、データ記録及び再生動作について説明する。

第5図はデータ記録時に於けるシステム制御回路24の動作を示すフローチャートであり、以下第5図のフローチャートを参照してデータ

24は装置全体を制御するシステム制御回路、25はPCMプロセッサ16と逆の処理、即ちディンターリープ処理及び誤り訂正処理を行うPCMプロセッサ、31は本発明の特徴的要素である相補的補間回路、26はPCMプロセッサ25から得たIDに基いて各種の制御データ及びビデオデータ以外のデータを出力するID処理回路、27は補間回路31より出力されるビデオデータを受けるフレームメモリ、28はフレームメモリ27の書き込み及び読み出しあдресを制御するアドレス制御回路、29はフレームメモリ27から読み出されるデジタルビデオデータをアナログ化して出力するデジタル-アナログ(D/A)変換器、30はアナログビデオ信号の出力端子である。

H1、H2は夫々回転ヘッドであり、その配置を第3図(A)、第3図(B)を用いて説明する。第3図(A)に示す如くヘッドH1とヘッドH2は互いに180°の位相差をもって回転シリンダ50上に取付けられており磁気テー

記録時の動作について説明する。尚、データ記録時に於てスイッチSW1、SW3は夫々R側に接続されている。

フレームメモリ13には不図示の操作部材の操作に応じて、A/D変換器12の出力するデジタルビデオデータの1フレーム分が書き込まれる。ビデオ信号をリアルタイムにデジタル化したデジタルデータのビットレートは極めて高いため、フレームメモリ13は1フレーム分のビデオデータ即ち静止画データをビットレートを落として出力する。これに伴い、この1フレーム分のビデオデータは多数のトラックに亘って記録されることになる。

第5図のステップ101ではID処理回路15によってIDが設定されるのであるが、このIDには1フレーム分のビデオデータ中何トラック目に記録されるデータであるかを示すトラック番号データ等が含まれている。記録ヘッドH1が所定の回転位相に到達すると、ヘッドH1によりSW3のR側端子を介し1トラッ

ク分のデータの記録が行われる(ステップ102)。この記録はドラム50が 0° 回転すると終了し、更にドラム50が(180°)回転すると、再生ヘッドH2が、今記録したトラックの始端に到達しており、このトラックを再生ヘッドH2にて再生する(ステップ103)。

この再生ヘッドH2の再生信号はSW1のR側端子及び記録アンプ21を介して、復調器22に入力され、誤り検出回路23は復調器22の出力する誤り訂正コード等を用いて、データ誤りの個数、発生パターン等が検出される。この時ステップ104でデータエラーが発生していないと判断された時には、トラック番号データ等のIDの一部を更新し(ステップ105)、次に記録するデータをフィールドメモリ13からPCMプロセッサ16にロードする(ステップ106)。ここで記録せんとするデータが終了した場合には、このフローチャートに基く処理を終了し、終了していない場合に

上述の如く、記録直後のペリファアイによつて、記録データが誤り訂正不可能であると判断された場合には、同一のデータを繰り返し記録することになり、ドラム50の回転及びテープTの走行を停止させることなく信頼性の高いデータを記録できる。従って、データ記録は次々に行われることになり、短時間で信頼性の高いデータを記録することができる。

第6図は第2図の装置による再生時のシステム制御回路24の動作を説明するためのフローチャート、第1図は第2図に於ける相補的補間回路31の構成例を示す図であり、以下これらの図面を用いて再生時の動作について説明する。

尚、再生時にはスイッチSW1、SW2は夫々P側に接続されており、スイッチSW2は不図示の制御回路によって、ヘッドドラム50が180°回転する毎にA、B両端子へ交互に接続される。

ヘッドH1により再生されたIDが読出され

はステップ102に戻り(ステップ107)次トラックへの新たなデータの記録を行う。

一方、ステップ104でデータエラーが発生したと判断された時には、ステップ108でデータエラーの発生個数をチェックし、更にステップ109でデータエラーの発生パターンをチェックする。これらのチェックに基き、ステップ110でエラー訂正が可能と判断された場合にはステップ105、106を介してステップ102に戻り、同様に次トラックへ新たなデータの記録を行う。ステップ110でエラー訂正が不可能と判断された場合には、IDの更新、データの更新を行うことなくステップ102に戻り、次トラックに再度同一のデータを記録することになる。

尚、第5図のフローチャートに従う処理に於て、ステップ103の再生の終了から、ステップ102の再生の開始に至る処理時間はシリンドラ50が 0° 回転する期間以内となる様設定されているのは云うまでもない。

(ステップ201)た後、データが記録されているという判定がステップ202でなされると、誤り検出回路23の出力により、データエラー発生の有無が判定される(ステップ203)。データエラーが発生していない時には、ステップ219へ進む。

一方、データエラーが発生している場合には、誤り検出回路23の検出結果に基いて、エラー発生個数のチェック(ステップ205)及びエラー発生パターンのチェック(ステップ206)を行い、ステップ207にてエラー訂正可能か否かの判断が行われる。エラー訂正可能であればステップ208で誤り訂正処理を行った後ステップ219へ行。エラー訂正が不能と判定された場合にはスイッチSW2がB側に接続されるのを待ち、ヘッドH2から出力されたIDが読出され(ステップ209)、ステップ203～208と同様の動作がヘッドH2からの再生データについて行われる(ステップ213～218)。

その後、スイッチ SW 2 が再び A 側に接続されると、ヘッド H 1 により再生された I D が読み出され（ステップ 209）、今回読み出された I D 中前述のトラック番号データと、前回読み出された I D 中のトラック番号データが比較される。これに伴って、今回再生しようとするトラックと直前に再生されたトラックとが同一の情報に係るデータであるか否か、即ちデータが更新されたか否かが判断される（ステップ 221）。データが更新されていない場合には、記録時のペリフアイに因って複数トラックに亘って同一データを記録していた部分の 2 トラック目以降のトラックであると判断でき、この場合はステップ 202 に戻る。データが更新されている場合には、ステップ 223 にて相補的補間回路 31 からデータの出力が行われる。

以下、第 1 図を参照して相補的補間回路 31 の動作について説明する。図中 W C L はシステム制御回路 24 より供給されるワードクロックであり、図中 Data にて示すデータの各

入力されているデータを出力する。

R T はシステム制御回路 24 より第 6 図のステップ 223 に連絡して供給される出力トリガ信号である。このトリガ信号 R T は 1 トラック分のデータ単位で決定され、MPX 56 からのデータ出力を行うか否かを決定する。

第 6 図のフローチャート中ステップ 223 にて出力を行わしめる際のデータ Data に誤り訂正されたデータも含めて誤りのないデータとした時に、全く誤りが生じなければ、MPX 56 は常に A 側へ入力されたデータが出力されることになる。一方、この時データ Data に誤りが生じたエラーデータが含まれていれば、このエラーデータが入力されている時には、RAM 51 から読み出されたデータが出力される。ここで、MPX 56 がモードとなるまでに、データ Data としては $2 \times$ トラック分のデータが入力されることになる。ここで \times は同一の情報に係るデータが連続して記録されているトラックの本数である。RAM 51

ワードに同期している。データ Data は PCM プロセッサ 25 から出力されるデータで、既に誤り訂正処理が施されている。E F は同じく PCM プロセッサ 25 から供給され、データ Data が誤りか否かを示すエラーフラグである。

入力されたデータ Data はバッファメモリとしてのランダムアクセスメモリ (RAM) 51 及びマルチプレクサ (MPX) 56 の A 側入力へ供給される。RAM 51 のアドレスはワードクロック W C L をカウントするアドレスカウンタ 52 によって決定され、RAM 51 の書き込みモードと読み出しモードは各ワード毎にエラーフラグ E F によって決定される。即ち、RAM 51 には誤りの生じていないワードのみが書き込まれ、誤りの生じているワードが入力されている時は RAM 51 は読み出しモードとなる。一方 MPX 56 は誤りが生じているワードが入力されている時には B 側、誤りが生じていないワードが入力されている時には A 側に夫々

ではこの間、データ Data にデータエラーが生じたアドレスを次々にデータエラーのないワードで置換しており、最終的には MPX 56 からは $2 \times$ トラック分のデータについて、同一アドレスのワードに全てデータエラーが発生しない限りデータエラーのないデータが出力される。

エラーフラグ E F はインバータ 53 を介して、RAM 51 内の所定のエリアに各ワードアドレス毎に記憶され、このエリアもエラーフラグ E F が入力される毎に書き換られる。このエリアのデータについては MPX 56 が読み出しを行った直後に、即ちトリガ信号 R T のエッジによってリセットされる。RAM 51 がデータの読み出しを行う際、読み出されたワードがデータエラーを生じているか否かを示すエラーフラグが、インバータ 54 へ出力される。このフラグはカウンタ 55 でカウントされ、カウント値 V T が「1」以上であればこの時 MPX 56 から出力されるデータはデータエラーを含むこと

を示している。

ここで、トリガ信号RTがハイレベルの時に、カウンタ55のカウント値VTが「1」以上であれば、テープを所定量巻戻して同一のトラックについて再度再生を行う様にすることも可能である。但し、これは極めて高い信頼性が要求される場合のみ有効で、本実施例の様に画像情報に係るデータの様に他の手法で補間の可能な場合には、再生時間が長くかかってしまうという意味では好ましくない。

上述の如き再生系の構成によれば、テープの搬送を停止することなく、信頼性の高いデータの再生が可能であり、従来のデータレコーダに比べ大幅に再生時間が短縮される。

<発明の効果>

以上説明した様に、本発明のデータ再生装置によればデータの再生に要する時間を大幅に短縮でき、テープ状記録媒体を用いたデータレコーダの用途を拡大せしめることができる。

4. 図面の簡単な説明

データレコーダの一例を示す図である。

図中H1は第1の回転ヘッド、H2は第2の回転ヘッド、Tはテープ、16, 25はPCMプロセッサ、23は誤り検出回路、24はシステム制御回路、31は相補的補間回路、51はランダムアクセスメモリ、56はマルチブレクサである。

出願人 キヤノン株式会社

代理人 丸島儀一

第1図は本発明の一実施例としてのデータレコーダの再生系の要部構成を示す図。

第2図は本発明の一実施例としてのデータレコーダの全体の概略構成を示す図。

第3図(A), (B)は第2図のレコーダのヘッド配置を示す図。

第4図は第2図のレコーダの各ヘッドによるトレース軌跡を示す図。

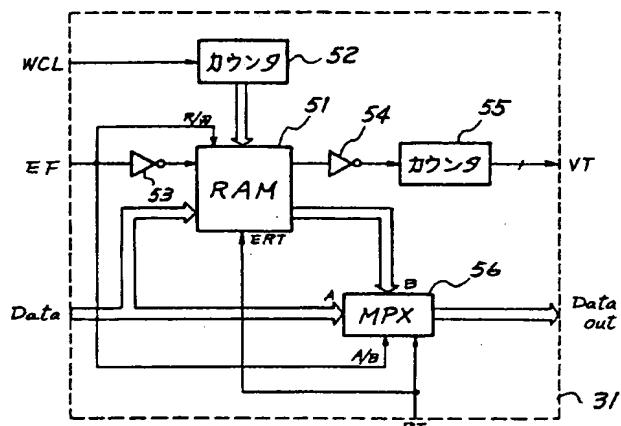
第5図は第2図のレコーダの記録時に於けるシステム制御回路の動作を説明するためのフローチャート。

第6図は第2図のレコーダの再生時に於けるシステム制御回路の動作を説明するためのフローチャート。

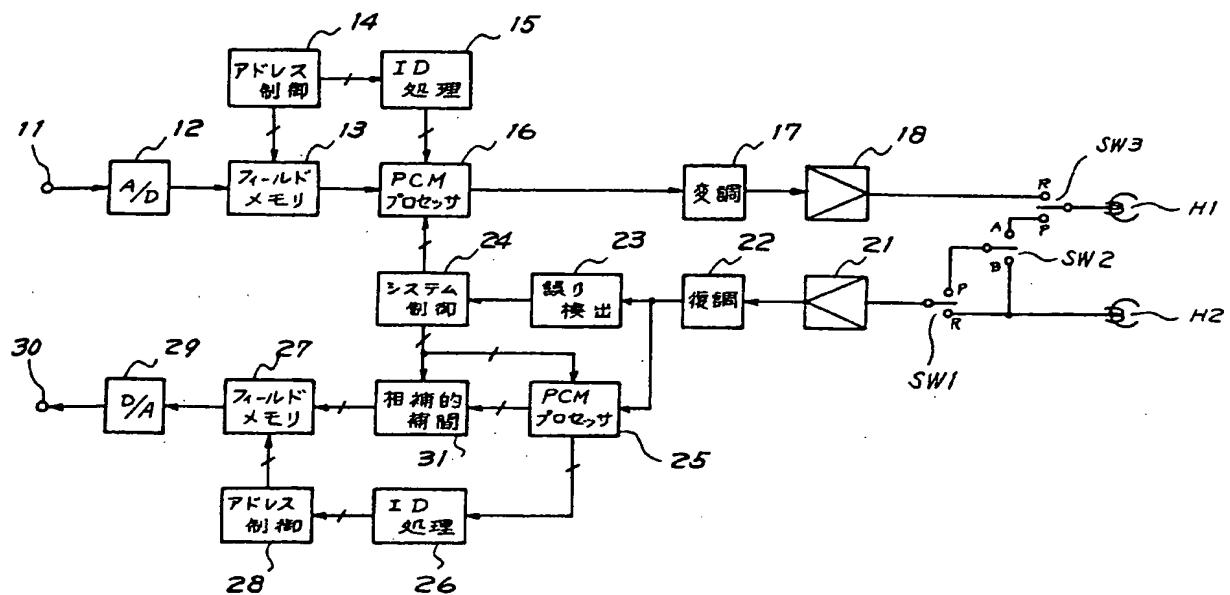
第7図はディスク状記録媒体を用いる一般的なデータレコーダによる記録媒体上の記録軌跡を示す図。

第8図は第6図の記録軌跡上のデータ配置を説明するための図。

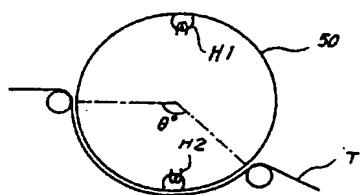
第9図はテープ状記録媒体を用いる従来の



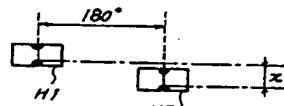
第1図



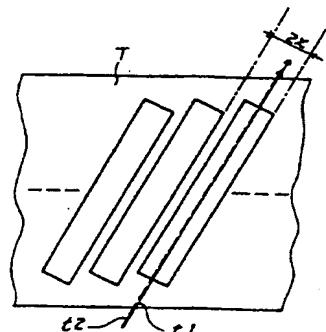
第2図



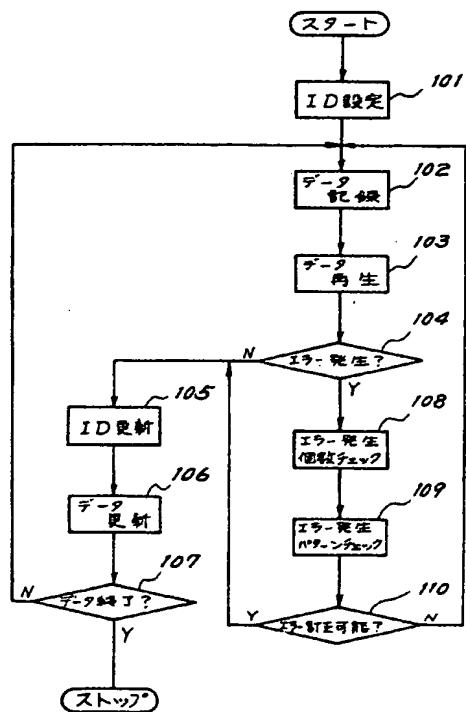
第3図(A)



第3図(B)

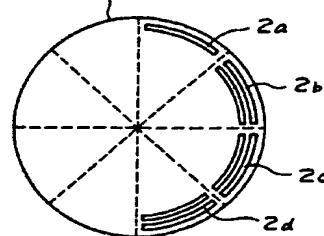
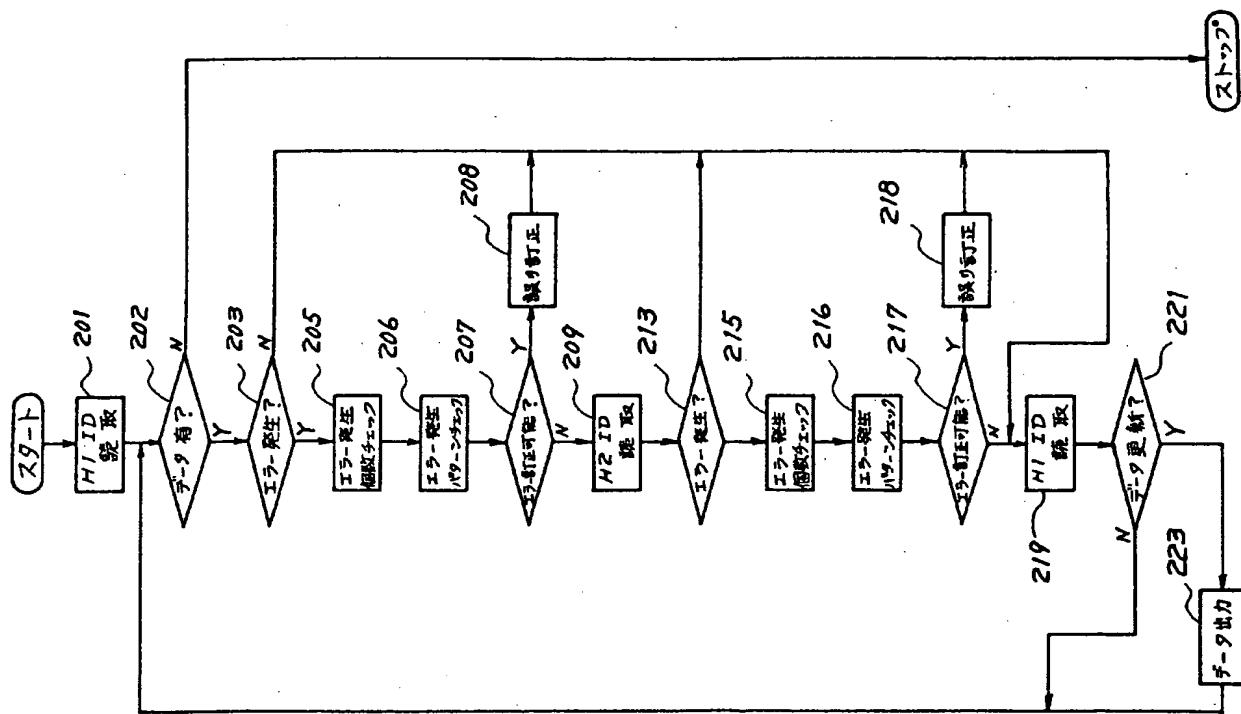


第4図

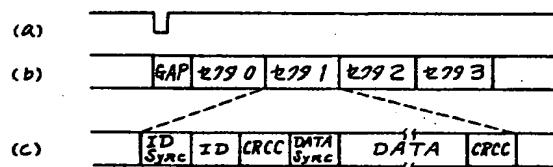


第5図

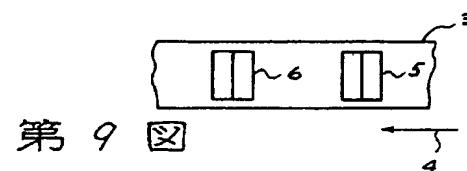
第6図



第7図



第8図



第9図